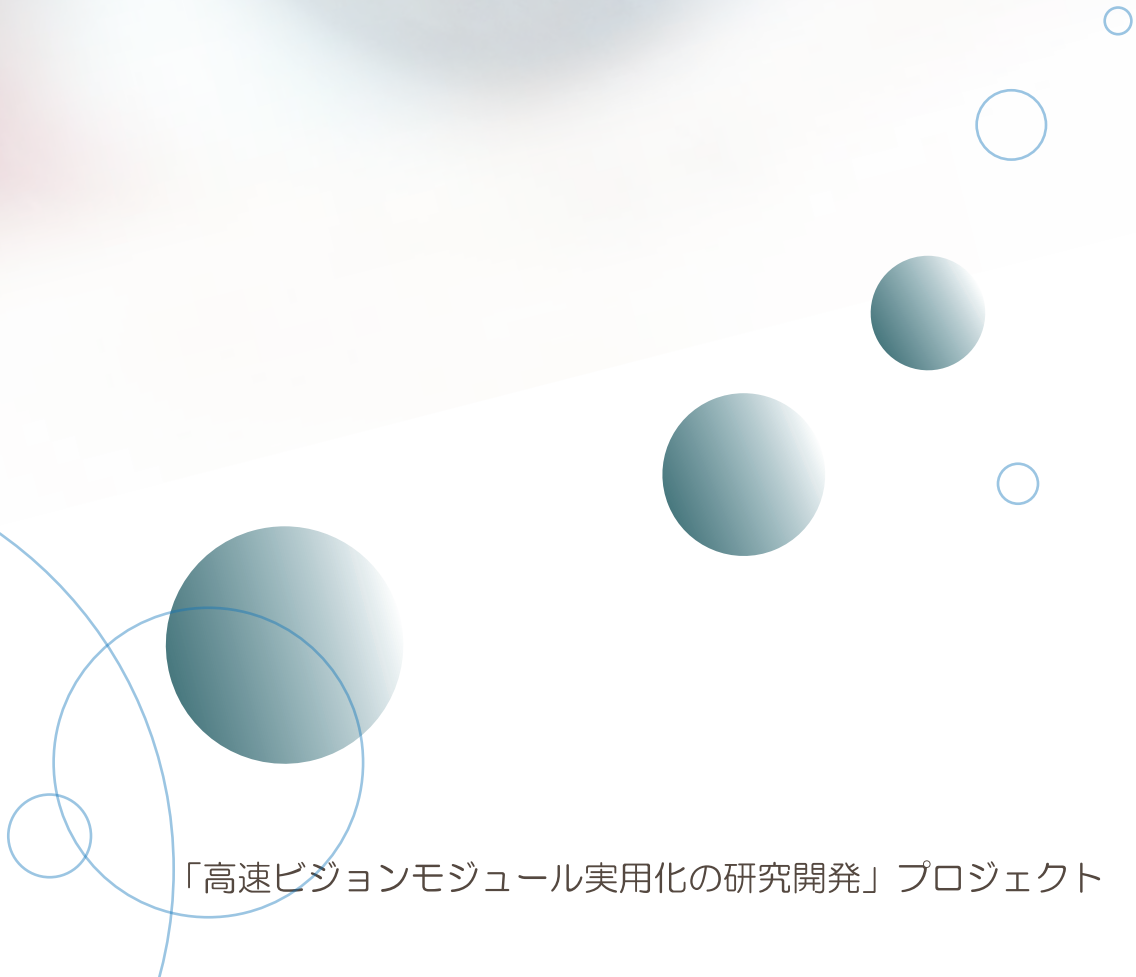




新しい高速画像処理の世界

高速ビジョンモジュール

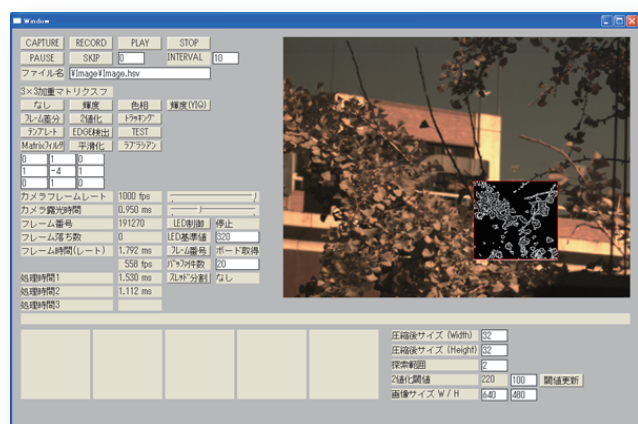


「高速ビジョンモジュール実用化の研究開発」プロジェクト

高速画像処理を理解検証するための
エントリーキット

手軽に高速ビジョンを実現

高速ビジョンエントリーキット PC-1



高速画像処理は、従来のビデオレートでの画像処理とは全く違う世界を切り拓く技術です。高速の対象に対して真の意味でのリアルタイムの画像処理を行うことによって、従来不可能と考えられてきた、高速の画像フィードバック制御や高速の検査が可能になります。

PC-1 は、そのような高速画像処理の世界を通常のコンピュータ上の簡単な操作によってその機能を理解し、ある程度までの検証を行うためのエントリーキットです。具体的には、市販の高速カメラを接続することによって、基本的な高速画像処理の開発環境を提供するものです。

PC-1 では、効率的な高速画像処理の開発が可能な開発支援ライブラリとして HSVLib を搭載し、ユーザフレンドリーな GUI 環境での処理を構築することができます。

主な仕様

- ・ 1,280×1,024 画素に対して、500fps の画像の取得が可能（カメラの性能）
- ・ 1,280×512 画素に対して、1,000fps の画像の取得が可能（カメラの性能）
- ・ リアルタイム画像表示機能

（ただし、表示はコンピュータとディスプレイのリフレッシュレートに依存）

- ・ 処理範囲を指定することにより、最大フレームレートを変更可能
- ・ カメラパラメータの設定可能

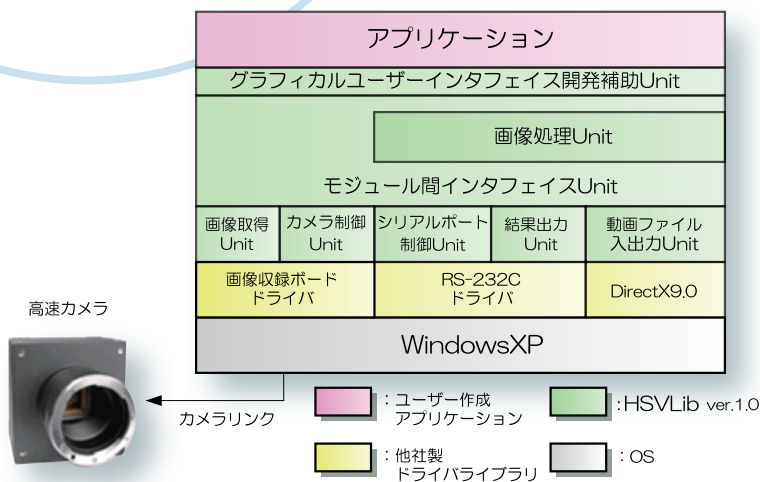
開発支援ライブラリ HSVLib

高速画像処理の開発を強力に支援する
ソフトウェアライブラリ

PC-1 における高速画像処理のアプリ開発を支援するのが HSVLib です。高速カメラから得られる画像に対して、リアルタイム実行やオフラインでのシミュレーションが可能となります。

主な機能

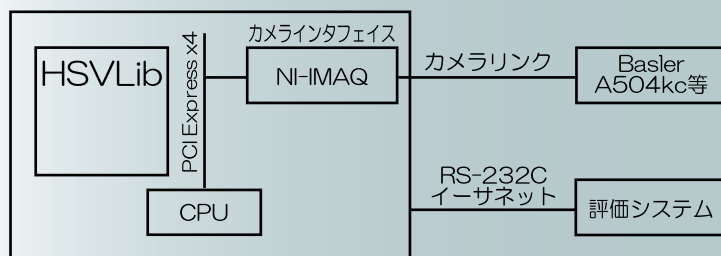
- ・ 画像の入出力・表示・記録・再生機能
- ・ 処理時間の計測
- ・ 画像処理関数群（開発中）
画像の切り出し、コピー、カラーモード変換、
トラッキング、テンプレートマッチング等



推奨システム

- ・ 対応OS Microsoft Windows XP SP2 以降
- ・ CPU Intel Core Duo E6600(2.4GHz) 以上
- ・ メモリ 1GB 以上 (2GB を推奨)
- ・ HDD 20GB 以上 (動画の保存を除く)
- ・ 対応高速カメラ Basler 社 A504kc 等
- ・ カメラインタフェースボード National Instruments NI-IMAQ
- ・ 開発環境 Microsoft Visual Studio 2005

ハードウェア全体構成



組み込み型高速画像処理を実現する
ボードモジュール

専用回路で高速画像処理を実現

高速ビジョンモジュール PB-1

高速ビジョンモジュール PB-1 は、実際の応用システムでご利用いただくことを目的とした組み込み用高速画像処理モジュールです。市販の高速カメラを接続することにより、1/1,000 秒の画像処理を実現することが可能です。応用システムの中で様々なインタフェースに対応し、柔軟なシステムを構築することができます。

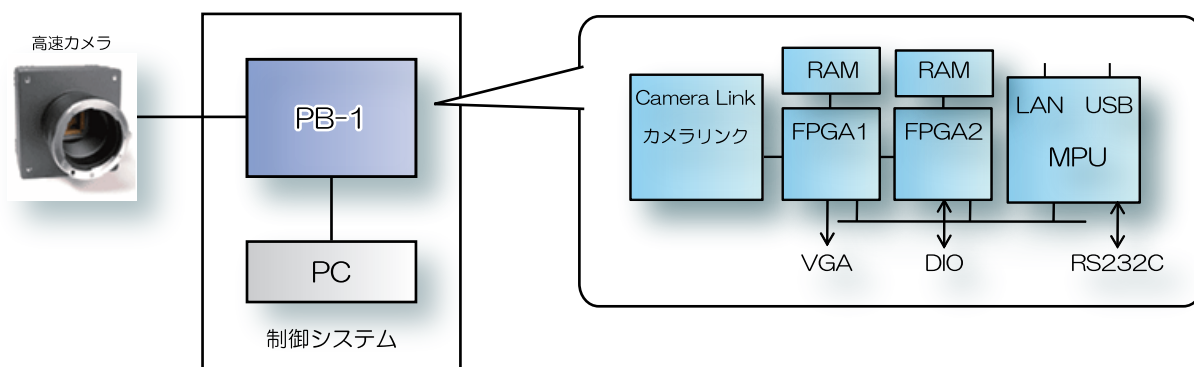
このモジュールは、2つの大容量 FPGA を用いて独自設計した並列構造を有する画像処理回路を実装することにより、高速画像処理を実現したものであり、長年の研究成果をまとめたものです。また PB-1 には、SDK が用意されており、様々な応用システムを容易に実現することが可能となっています。

応用分野

- ・ ヒューマンインタフェース
コンピュータ用入力装置、ゲーム用入力装置
- ・ 超高速ロボット
製造ラインの高速化、ロボットの高機能化
- ・ バイオ / 医療
微生物トラッキング、外科手術の補助
- ・ 目視検査の自動化
製造ラインの高速化、無停止製造ラインの実現
- ・ 自動車：ITS(自動運転、室内外監視、障害物検出)
- ・ セキュリティ：人物追跡、動物体検出、個人認証
- ・ メディア：映像制御、対象物追跡

主な仕様

- ・ 1,280×1,024 画素に対して、500fps の画像の取得が可能
(カメラの性能)
- ・ 1,280×512 画素に対して、1,000fps の画像の取得が可能
(カメラの性能)
- ・ 1/1,000 秒での画像処理を実現(処理内容に依存)
- ・ インタフェース：イーサネット、USB、RS-232C、DIO、DA



ハードウェア・SDK 諸元

PB-1

- ・ 制御用マイコン
CPU：SH-4A (266MHz)
メモリ：SDRAM 64MB
OS：μITRON
- ・ 画像処理：独自設計 FPGA (Altera Stratix II × 2)
- ・ カメラインタフェース：CameraLink Full
(最大帯域 680MB/s)

- ・ 対応高速カメラ：Basler 社 A504kc 等
- ・ インタフェース：10/100/1000BASE-T
イーサネット, 32bit DIO, USB1.1, RS232C
- ・ 外形寸法：257mm×182mm×58mm
- ・ 電源：12V, 5A

SDK

カメラ制御、FPGA(画像処理)の制御、
メモリ管理、外部入出力管理、その他各種設定等



科学技術振興機構（JST）大学発ベンチャー創出推進事業
「高速ビジョンモジュール実用化の研究開発」プロジェクト

代表：東京大学教授 石川正俊

プロジェクト連絡先

〒113-8656 東京都文京区本郷 7-3-1

東京大学 情報理工学系研究科創造情報学専攻 / システム情報学専攻 石川教授室

TEL: 03-5841-8602 FAX: 03-5841-8604

E-mail: vcp@k2.t.u-tokyo.ac.jp <http://www.k2.t.u-tokyo.ac.jp/index-j.html>